

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-179364

(43) 公開日 平成8年(1996)7月12日

(51) Int. Cl. ⁶	識別記号	序内整理番号	P I	技術表示箇所
G 0 2 F 1/136	5 0 0			
1/133	5 5 0			
G 0 9 G 3/36				

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平6-320041

(22) 出願日 平成6年(1994)12月22日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 ▲吉▼田 大介

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

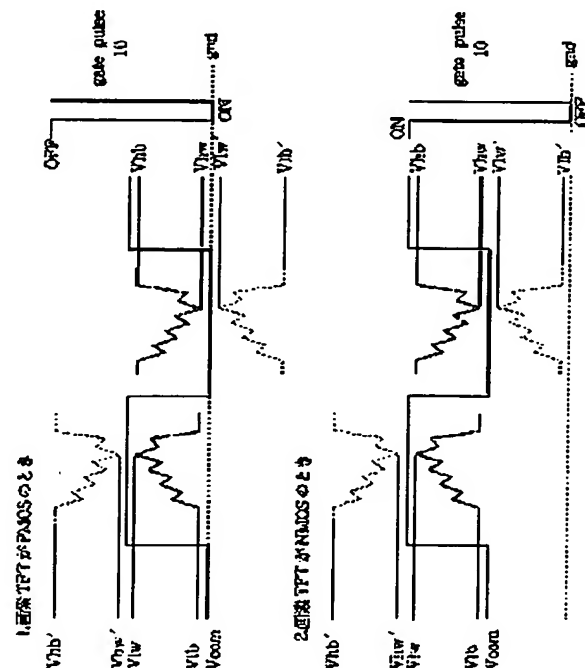
(74) 代理人 弁理士 丸島 敏一

(54) 【発明の名称】 アクティブマトリックス液晶表示装置とその駆動方法

(57) 【要約】

【目的】 低電圧駆動できるように共通電極の電位の反転を行うアクティブマトリックス液晶表示装置において、画素に書き込んだ信号のリークや画素への信号転送不良の生じない液晶表示装置とその駆動方法を提供する。

【構成】 画像信号の極性反転に同期して、液晶セルの共通電極と付加容量の共通電極の電位を反転させ、画像信号の片側の極性のダイナミックレンジの2倍と画素TFTのしきい値の和よりも大きな振幅のパルスを画素TFTのゲート(10)に与える。または、画素電極に信号を転送する前に、画素電位を所定のレベルにリセットする。



【特許請求の範囲】

【請求項1】 マトリックス状に配置された複数の画素電極と、前記画素電極に接続されたスイッチングトランジスタと、前記スイッチングトランジスタを介して前記画素電極に映像信号を送る複数の信号配線と、前記信号配線と交差するよう配置されスイッチングトランジスタのオンオフ制御を行う走査配線と、前記各画素の信号保持のための付加容量とを具備するデバイス基板と、

透明電極を前面に形成した共通電極基板と、前記デバイス基板と前記共通電極基板とで挟持された液晶層とを有するアクティブマトリックス液晶表示装置において、

前記映像信号の極性反転に同期して液晶の共通電極電位と付加容量の共通電極電位を反転させる手段と、

映像信号の片側の極性のダイナミックレンジの2倍と前記スイッチングトランジスタのしきい値の和より大きな電圧のパルスを前記走査配線に印加できる手段を有することを特徴とするアクティブマトリックス液晶表示装置。

【請求項2】 前記信号配線を、一括して任意の電位にリセットする手段を有する請求項1に記載のアクティブマトリックス液晶表示装置。

【請求項3】 マトリックス状に配置された複数の画素電極と、前記画素電極に接続されたスイッチングトランジスタと、前記スイッチングトランジスタを介して前記画素電極に映像信号を送る複数の信号配線と、前記信号配線と交差するよう配置されスイッチングトランジスタのオンオフ制御を行う走査配線と、前記各画素の信号保持のための付加容量とを具備するデバイス基板と、

透明電極を前面に形成した共通電極基板と、前記デバイス基板と前記共通電極基板とで挟持された液晶層とを有するアクティブマトリックス液晶表示装置の駆動方法において、

前記映像信号の極性反転に同期して液晶の共通電極電位と付加容量の共通電極電位を反転させ、

前記映像信号を前記画素電極に書き込む前に前記信号線を一括して任意の電位にリセットすることを特徴とするアクティブマトリックス液晶表示装置の駆動方法。

【請求項4】 前記スイッチングトランジスタは、映像信号の片側の極性のダイナミックレンジの2倍以上の耐圧をもっている請求項3に記載のアクティブマトリックス液晶表示装置。

【請求項5】 前記走査線を2水平走査期間選択し、隣接ラインは1水平走査期間オーバーラップして画素に信号を転送する請求項3または4に記載のアクティブマトリックス液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はアクティブマトリックス液晶表示装置とその駆動方法、特に共通電極を反転させ

る装置とその駆動方法に関する。

【0002】

【従来の技術】 近年、液晶表示装置は、ワープロ、パソコンなどの各種ディスプレイ、ビデオカメラなどの電子ビューファインダーやプロジェクションテレビ、車載テレビなど多くの分野で実用化が進んでいる。また、大画面、高精細化による一層の高品位画像表示が求められている。

【0003】 液晶表示装置では、液晶に長い時間一定の電圧をかけておくと、液晶がやきつき、特性が劣化する。このため、入力映像信号を一定周期ごとに反転させる交流駆動を行うのが一般的である。つまり、液晶の共通電極を中心に正負が切り替わる信号を入力する。この交流駆動の反転周期に関してはフレーム反転、フィールド反転、1H(1水平走査)反転、ビット(画素ごと)反転などが知られている。このような交流駆動では、大きな駆動電圧が必要となるので、液晶表示装置の駆動回路に高耐圧が要求される。また、配線なども高耐圧設計が要求される。このことは、液晶表示装置の歩留まりの低下、高コスト化や高消費電力化を招く。

【0004】 そこで、液晶表示装置の交流駆動を低電圧で行う方法として、特開昭54-98525に開示されているような駆動方法がある。図7は、この開示されている駆動方法を行うアクティブマトリックス液晶表示装置の模式図である。図7で、1は画素のTFTなどのスイッチング素子、2はスイッチング素子のデータ線、3はスイッチング素子のゲート線、C1cは液晶の持つ容量、C1dは画素に加えるコンデンサの持つ容量、4は映像信号をデータ線2に送るタイミングでオンするスイッチングトランジスタである。映像信号は、信号処理回路でγ変換などが行われ、水平走査回路がオンパルスを出すタイミングで各画素に対応したサンプリングが行われる。垂直走査回路がオンパルスを出すタイミングで、サンプリングした映像信号を各行に書き込む。このとき、液晶および保持容量の共通電極の電位(V_{com})を反転させ、同時に映像信号の極性を反転する。この反転を共通電極反転と呼んでいる。図8は、映像信号($s1g$)と共通電極の電位(V_{com})を反転させたときの波形図である。映像信号($s1g$)は、共通電極の電位(V_{com})が高いのときは、負極性信号として画素に書き込まれ、共通電極の電位(V_{com})がローのときは、正極性信号として画素に書き込まれる。その結果、映像信号の振幅は、共通電極反転をしないときに比べて、約1/2になる。よって共通電極反転では、低電圧駆動が可能となる。

【0005】

【発明が解決しようとする課題】 しかし、通常の共通電極反転は以下に説明するような問題がある。通常、映像信号を書き込むタイミング以外は、付加容量と液晶容量の一方の電極に接続されている画素電位はフローティン

グになっている。このため、共通電極反転によって、付加容量と液晶容量の他方の電極に接続されている共通電極の電位 (V_{com}) が変わると、付加容量と液晶容量をとおしてフローティング状態になっている画素電位が影響を受け、画素電位も変わってしまう。この現象を簡単に示すために、2行だけ垂直方向に画素を持ち、1水平走査 (1H) と共に共通電極反転を行い、1行目の行画素 (1行に含まれる全画素) に V_1 の信号を、2行目の行画素に V_h の信号を書き込むTFT型アクティブマトリックス液晶表示装置を考える。図9は、この画像信号を行画素に書き込んだときの電位と共通電極の電位 (V_{com}) を表した図である。図9で、 V_1 は、共通電極電位が負極性のとき、画素電極に書き込まれる信号を表し、 V_h は、共通電極電位が正極性のとき、画素電極に書き込まれる信号を表す。 V_1b は共通電極電位が負極性のときの黒レベル (共通電極電位と画素電極の電位差が大きいときは、黒表示になる)、 V_1w は共通電極電位が負極性のときの白レベル (共通電極電位と画素電極の電位差が小さいときは、白表示になる) である。 V_hb は共通電極電位が正極性のときの黒レベル、 V_hw は共通電極電位が正極性のときの白レベルである。

【0006】ここで、共通電極電位がハイとなる1行目の走査で、1行目の行画素に書き込まれた信号 V_1 は、共通電極電位がローとなる2行目の走査中では、液晶容量と付加容量をとおして、 V_1' のようになる。つまり、共通電極電位がハイからローへと小さくなるのにしたがって、1行目の行画素の電位も V_1 から V_1' へと小さくなる。これにともない、黒レベル信号 V_1b は V_1b' 、白レベル信号 V_1w は V_1w' へと変化する。

【0007】また、共通電極電位がローとなる2行目の走査で、2行目の行画素に書き込まれた信号 V_h は、共通電極電位がハイとなる1行目の走査中では、液晶容量と付加容量をとおして、 V_h' のようになる。やはり、2行目の行画素の電位も、共通電極電位がローからハイへと大きくなるのにしたがって、2行目の行画素の電位も V_h から V_h' へと大きくなる。これにともない、黒レベル信号 V_hb は V_hb' 、白レベル信号 V_hw は V_hw' へと変化する。

【0008】実際の液晶表示装置では垂直方向に多くの画素を持ち、フィールドごとに行画素の映像信号の極性を変えることが多いので、1行の行画素に負極性の画像信号 (V_1) が書き込まれたり、正極性の画像信号 (V_h) が書き込まれたりする。このため、画素電極の電位が変化する範囲は、 V_hb' から V_1b' の大きな範囲となる。

【0009】ここで、画素電極のスイッチング素子として、ゲート電位の振幅が小さい通常のPMOSのTFT (Thin Film Transistor) を使っている場合には以下のような問題点が生じる。図9の右側に示した波形図は、通常のPMOSのTFTのゲート

電位の振幅を映像信号の電位と比較できるように表した図である。通常のPMOSのTFTでは、ゲート電位が V_hb より大きければオフ、 V_1w より小さければオンとなる。

【0010】しかし、画素電極の電位が V_hb' から V_1b' という大きな範囲で変化すると、PMOSのTFTを V_hb' より大きい電位でオン、 V_1b' とTFTのしきい値の和より小さい電位でオフしなければならぬ。なぜなら、2行目の行画素に画像信号 V_h を書き込んだ後に、PMOSのTFTのゲート電位を V_hb より大きい電位に保ってTFTをオフしていても、画素電極の電位が V_hb' となると、画素電極とゲート配線の間にTFTのオンに相当する大きな電位差が生じる。このため、TFTにオフ信号を出しているのにも関わらず、TFTがオンしてしまい、行画素に書き込んだ信号がリークしてしまうことがある。また、1行目の行画素に画像信号 V_1 を書き込んだ後に、つぎの画像信号の書き込みのためにTFTをオンしても、行画素の電位が V_1w' 以下になっていれば、TFTの動作が飽和領域に入り、画像信号の書き込みが十分にできない。

【0011】また、画素電極のスイッチングのためにN MOSのTFTを使った場合にも、オンオフの電圧極性が逆転するだけで同じことが起こる。以上のように、画素のスイッチング素子として、 V_1b から V_1w の間の狭い電圧幅のみをオンオフするTFTを使った場合には、正確な表示が行えないという問題点がある。

【0012】

【課題を解決するための手段】本発明者は、上記の問題点を解決するために鋭意努力をした結果、以下の発明も得た。すなわち、本発明のアクティブマトリックス液晶表示装置は、マトリクス状に配置された複数の画素電極と、前記画素電極に接続されたスイッチングトランジスタと、前記スイッチングトランジスタを介して前記画素電極に映像信号を送る複数の信号配線と、前記信号配線と交差するよう配置されスイッチングトランジスタのオンオフ制御を行う走査配線と、前記各画素の信号保持のための付加容量とを具備するデバイス基板と、透明電極を前面に形成した共通電極基板と、前記デバイス基板と前記共通電極基板とで挟持された液晶層とを有するアクティブマトリックス液晶表示装置において、前記映像信号の極性反転に同期して液晶の共通電極電位と付加容量の共通電極電位を反転させる手段と、画像信号の片側の極性のダイナミックレンジの2倍と前記スイッチングトランジスタのしきい値の和より大きな電圧のパルスを用いて前記走査配線に印加できる手段を有することを特徴とする。

【0013】また、本発明は駆動方法の発明をも包含する。すなわち、本発明のアクティブマトリックス液晶表示装置の駆動方法は、マトリクス状に配置された複数の画素電極と、前記画素電極に接続されたスイッチング

トランジスタと、前記スイッチングトランジスタを介して前記画素電極に映像信号を送る複数の信号配線と、前記信号配線と交差するよう配置されスイッチングトランジスタのオンオフ制御を行う走査配線と、前記各画素の信号保持のための付加容量とを具備するデバイス基板と、透明電極を前面に形成した共通電極基板と、前記デバイス基板と前記共通電極基板とで挟持された液晶層とを有するアクティブマトリックス液晶表示装置の駆動方法において、前記映像信号の極性反転に同期して液晶の共通電極電位と付加容量の共通電極電位を反転させ、前記映像信号を前記画素電極に書き込む前に前記信号線を一括して任意の電位にリセットすることを特徴とする。

【0014】

【作用】本発明のアクティブマトリックス液晶表示装置によれば、確実に画素電極に画像信号を書き込み、その画像信号を画素電極に保つことができる。また、本発明のアクティブマトリックス液晶表示装置の駆動方法によれば、確実に画像信号を書き込むことができる。

【0015】

【実施例】

（実施例1）図1は本発明に係る実施例1の駆動波形を示す図である。図において画像信号は $V_{1b} \sim V_{1h}$ のダイナミックレンジを持つ。このとき画素TFTのgateパルスを図に示したような形にしている。まず、画素TFTがPMOSの場合lowレベルがon状態となる。TFTの閾電圧を考慮して、画像信号の最低レベル V_{1b} を書き込めるよう設定すると、図のようになり、結果的には V_{1b} と gnd との差を閾電圧以上にしている。またoffレベルについては、共通電極のパルス駆動により画素の電圧は $V_{1b'} \sim V_{1h'}$ のダイナミックレンジとなるので、この閾電圧をoffできるレベルに設定しなければならない。即ち、画素電圧の最高レベル $V_{1h'}$ をoffできるよう設定すると、図のように $V_{1h'}$ より高いレベル（10）となる。また、画素TFTがNMOSの場合highレベルがon状態となる。つまり画像信号の最高レベル V_{1h} を書き込むために、onレベルを V_{1h} とTFTの閾電圧の和よりも高く設定している。またoffレベルは、 $V_{1b'}$ よりも低いレベルに設定している。以上により、画素電圧が変動しても画素TFTはonすることはなく、高画質を実現で

【0016】（実施例2）図2は本発明に係る他の実施例2を示した等価回路図である。本実施例では信号線の電位を任意のレベルに固定できる手段 ϕR 、 R_V を有する。駆動方法は概念的には図3のようになる。PMOSの場合、図において、まず1回目の書き込みで負極性の書き込みをした後、1フレームの期間信号を保持する。ここでは、1フレームかつ1水平走査期間毎（1H）に信号を反転させる場合を想定しており、画素電位は共通電極の反転によって図のようにふられる。2回目の書き

込みの1h前に画素電極を図に示すレベル R_1 にリセットする。この後共通電極の反転によってリセットレベルは R_1' に変化する。これにより正極性の書き込み時に画素電極電位は画素TFTのonレベルよりも低くなることはなく、書き込みが可能になる。一方負極性書き込みの際は、画素電極電位は画素TFTのonレベルよりも低くなることはなく、リセット動作は特に必要ではない。図4は上記動作を示したタイミング図である。図においては、書き込み前のブランキング期間に ϕR をonし信号線の電位を V_R に固定し、同時にgateをonして画素電極電位をリセットする。この後共通電極電位 V_{com} を反転させる。そして次の水平走査期間に再びgateをonして画素に信号を書き込む。また画素TFTがNMOSの場合は、負極性を書き込む際にリセット動作が必要となる。即ち、図3に示したように、リセット動作によって画素電極電位が画素TFTのonレベルよりも高くないようにする。逆に負極性書き込み時はリセット動作は特に必要ではない。

【0017】（実施例3）図5は本発明に係る実施例3を示した駆動波形図である。本実施例では、gateがonしている期間が2hの期間であり、隣接行をオーバーラップして駆動している。図6は本実施例の動作を説明する概念図である。図では、画像信号の極性が1フレームかつ1水平走査期間毎に反転し、画素TFTがPMOSである場合を想定している。まずYkラインは正極性を保持していて、負極性を書き込むものとする。Yk-1ライン目の走査でYkラインにYk-1ラインの正極性の信号が書き込まれる。Ykライン目の走査の前に V_{com} を反転するが、画素TFTがon状態であるので、画素電極電位は信号線の電位に固定される。このとき信号線の電位は V_{com} の反転によってふられることが必要条件となる。以上により、画素電極電位は画素TFTのoffレベルよりも低くなることはなく、次のYkライン目の走査で負極性書き込みが可能となる。

【0018】

【発明の効果】本発明のアクティブマトリックス液晶表示装置によれば、画像信号の低電圧化が可能な共通電極反転を行っても、信号のリークや書き込み不良の起きない安定した動作のできるアクティブマトリックス液晶表示装置が提供できる。このため、アクティブマトリックス液晶表示装置はきれいな画像表示を行うことができる。

【0019】また、本発明のアクティブマトリックス液晶表示装置の駆動方法によれば、画像信号の低電圧化が可能な共通電極反転を行っても、信号のリークや書き込み不良の起きない安定した動作のできる駆動方法を提供できる。

【図面の簡単な説明】

【図1】本発明の実施例1の駆動波形図

【図2】本発明の実施例2のアクティブマトリックス液

晶表示装置の模式図

【図3】本発明の実施例2の駆動波形図

【図4】本発明の実施例2の駆動波形図

【図5】本発明の実施例3のアクティブマトリックス液晶表示装置の模式図

【図6】本発明の実施例3の駆動波形図

【図7】従来のアクティブマトリックス液晶表示装置の模式図

【図8】従来の駆動波形図

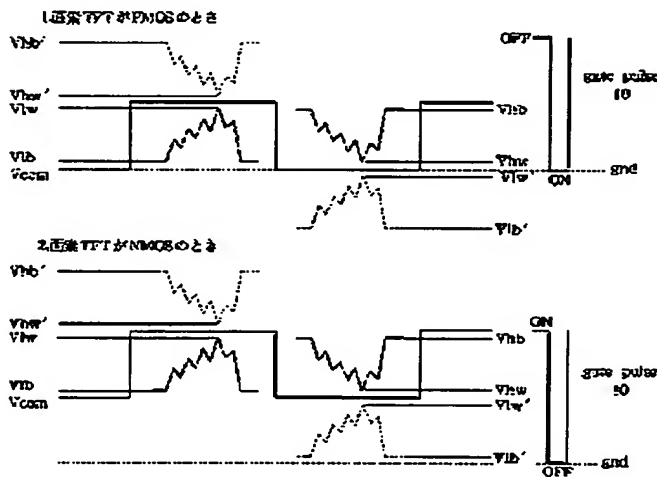
*

*【図9】従来の駆動方法の問題点を指摘するための駆動波形図

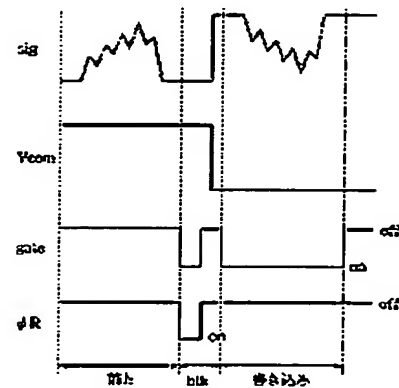
【符号の説明】

- 1 スイッチング素子
- 2 データ線
- 3 ゲート線
- 4 スイッチングトランジスタ
- 10 本発明のゲート電位の振幅

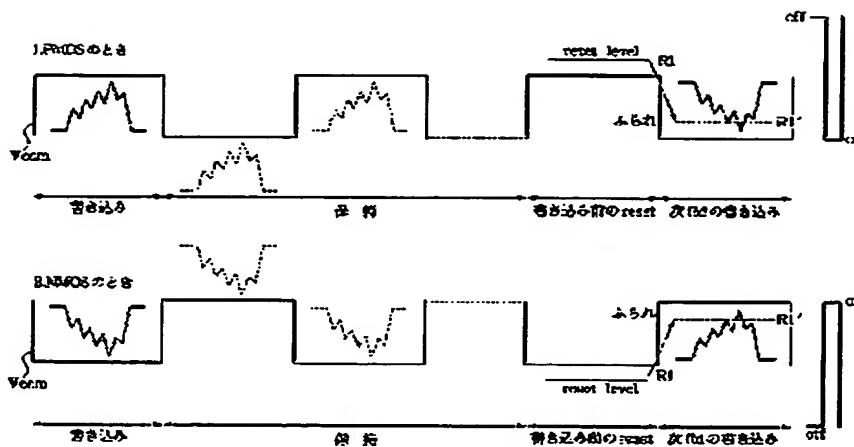
【図1】



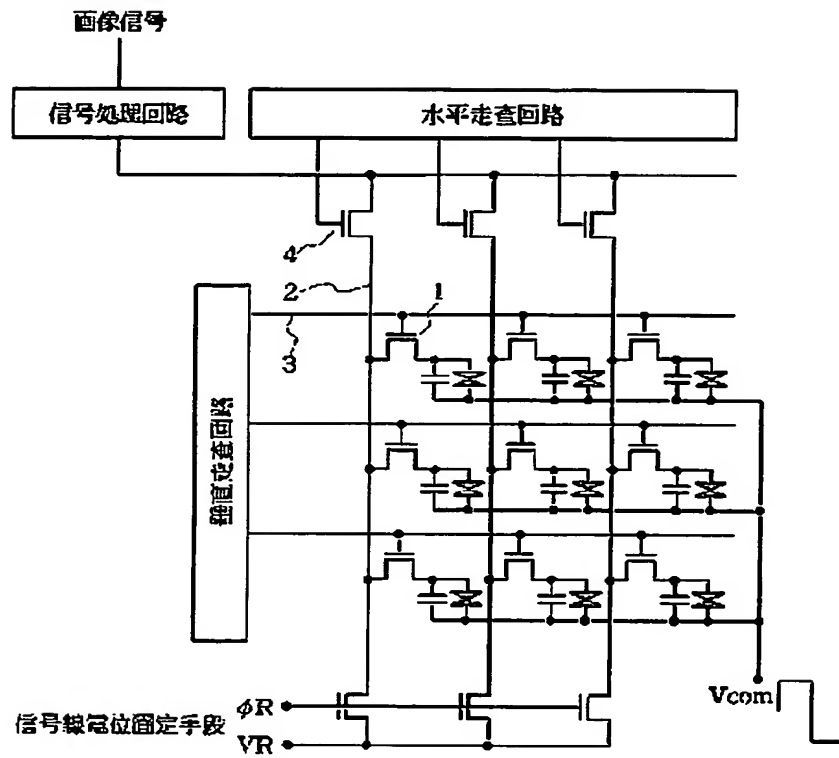
【図4】



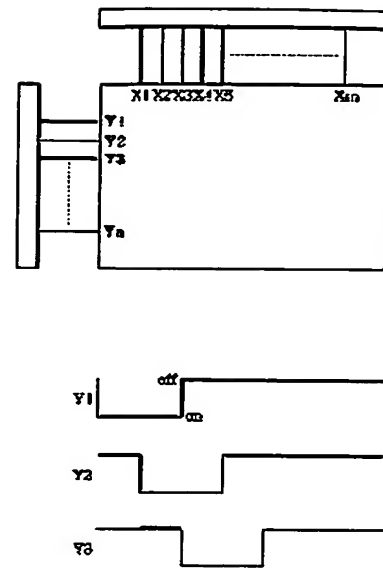
【図3】



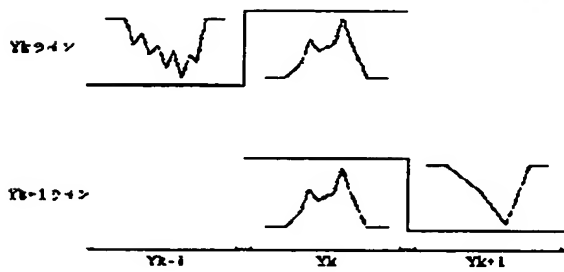
【図2】



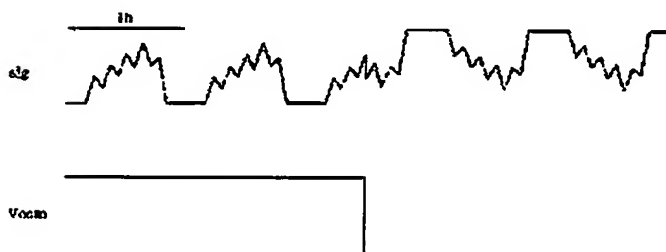
【図5】



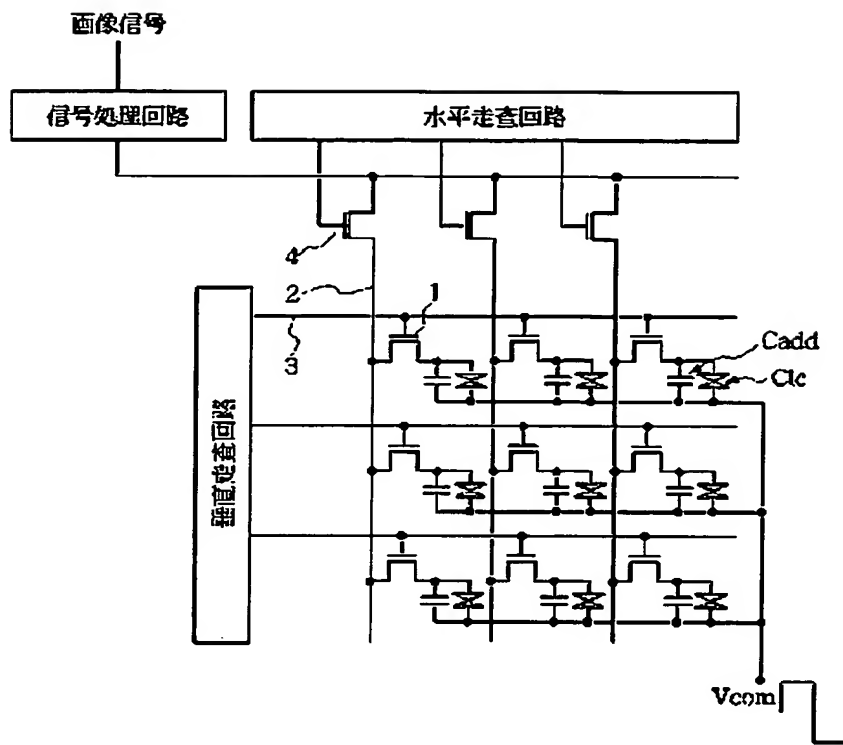
【図6】



【図8】



【図7】



【図9】

